

ク焼結体の厚み方向に所定の厚みのセラミック層を介して積層された複数の内部電極を有している。さらに、該セラミック焼結体は、熱膨張差に起因する内部応力を緩和するために、素子部と外層部との間において焼結体の外表面に露出しないように形成された少なくとも1つの疑似電極を有する応力緩和層を備えている。

【0010】この疑似電極は、電極としての機能をなすものではなく、内部電極と同一の材料あるいは内部電極材料とセラミックとの中間の熱膨張係数を有する材料によって形成される層であることを意図する。

【0011】また、本発明の限定された局面に従う積層セラミック電子部品では、応力緩和層の疑似電極が、素子部の内部電極間の間隔よりも大きい間隔を持って、最も外側に配置された内部電極のさらに外側に形成されている。

【0012】また、本発明の他の限定された局面に従う積層セラミック電子部品では、応力緩和層の疑似電極が、内部電極の厚みよりも薄く形成されている。疑似電極は、電極として機能しないため、導通性を保持する必要はなく、内部電極に比べて薄くすることができる。

【0013】さらに、本発明の他の限定された局面に従う積層セラミック電子部品において、応力緩和層は、平面積の異なる複数の疑似電極を有している。複数の疑似電極は、セラミック焼結体の素子部側から外層部側へ向かって順に平面積が減少するように所定の距離をもって配置されている。

【0014】この疑似電極の枚数は特に限定されない。しかも、外層部側へ向かって、各電極毎に順々に平面積が減少するように配置してもよく、また、例えば2層毎に平面積が減少する等、適当な枚数毎に減少するように配置してもよい。

【0015】さらに、本発明の他の局面に従う積層セラミック電子部品において、最も外側に配置された内部電極から外方に向かって所定の距離を隔てた内部電極に平行な面内に、複数の内部電極同士が重複する平面形状と異なる平面形状に少なくとも1つの疑似電極が形成されている。この疑似電極の平面形状は、任意の形状、例えば、一体的に連続した線形状、あるいは内部電極に平行な面内に散点状に配置される形状など種々の形状が適用可能である。

#### 【0016】

【作用】図8に示す従来の積層コンデンサにおいて、クラックの発生箇所は、最も外側に位置する内部電極72a, 74hの端部近傍に集中し、素子部の内部の内部電極とその間のセラミック層との界面にはほとんど発生していない。このような状況から推察すると、素子部では、外層部に比べて薄いセラミック層73の両面に内部電極72a～72hが配置される構造であり、内部電極の収縮に伴って薄いセラミック層73がある程度追従して収縮することによって両者間の剪断応力が減少したも

のと考えられる。一方、外層部70a, 70aと最外層に配置された内部電極72a, 72hとの関係においては、外層部のセラミック層74, 74が相対的に厚く形成され、しかもその一方表面は外気に接し、他方表面にのみ内部電極72a, 72hが形成される構造となっている。このため、片面に形成された内部電極72a, 72hからセラミック層74に伝えられる熱収縮力は、両面に内部電極72a～72hが積層された素子部のセラミック層73に伝えられる熱収縮力に比べて小さく、しかも層厚の大きいセラミック層74は、素子部の薄いセラミック層73に比べて剛性が高いため、内部電極72a, 72hに伴って十分に収縮せず、このために両者間に生じる剪断応力が大きくなり、特に熱収縮量の大きい内部電極72a, 72hの端部に集中してクラックが発生するものと考えられる。

【0017】このような考察により、本発明による積層セラミック電子部品は、素子部と外層部との間に応力緩和層を設けている。まず、応力緩和層の内部に疑似電極を設けると、疑似電極と素子部の最外層に位置する内部電極とによってセラミック層を挟持した構造を構成することができる。従って、この疑似電極と最外層の内部電極とによって挟まれたセラミック素子は、疑似電極と内部電極とによって両面側から熱収縮力を受け、両方の電極に追随してある程度熱収縮し、これよって熱膨張差(熱収縮差)に起因する内部応力を緩和する。このため、最外層の内部電極表面での剪断応力は低減され、クラックの発生が防止される。この作用は、疑似電極の形状を線形状あるいは散点状等の任意の形状に形成した場合にも得ることができる。

【0018】また、疑似電極と素子部の最外層の内部電極との間隔を大きくすると、すなわち疑似電極と最外層の内部電極との間に介在するセラミック層の厚みを大きくすると、このセラミック層の剛性は、外層部のセラミック層と素子部のセラミック層との中間程度の剛性となる。従って、応力緩和層が外層部と素子部の中間的な熱収縮動作を行う。これにより、外層部と素子部との間に作用する熱収縮に伴う剪断応力を緩和し、素子部の最外層に位置する内部電極の端部におけるクラックの発生を抑制する。

【0019】また、素子部の最外層に配置された内部電極の外側に形成された疑似電極の厚みを、内部電極の厚みよりも小さく形成すると、この薄い疑似電極と最外層の内部電極との間に介在するセラミック層の剛性が疑似電極に対して相対的に増大する。このため、内部電極及び疑似電極から与えられる熱収縮が抑制され、上記と同様に外層部と素子部との間の剪断力を緩和する。

【0020】さらに、疑似電極を、素子部側から外層部側に向かって順に平面積を減少するように配置した場合、応力緩和層の熱収縮量は、外層部側に向かって素子部に等しい程度から外層部と同程度にまで順に減少す

る。これにより、外層部と素子部との間の内部応力を分散し、素子部の最外層に配置された内部電極の表面に生じるクラックの発生を防止する。

【0021】

【実施例】以下、本発明の実施例につき図を参照しつつ説明することにより、本発明を明らかにする。

【0022】第1の実施例

図1は、本発明の第1の実施例による積層コンデンサの断面構造図であり、図2は、切断線Y-Y方向からの断面構造図である。積層コンデンサ10は、セラミック焼結体11と、セラミック焼結体の両端面に形成された外部電極17、17とから構成される。なお、図1中には作図上の都合により、一方の外部電極17のみ図示している。

【0023】セラミック焼結体10は、以下のように製造される。まず、外層部10a用として、耐還元性セラミックスを原料とするセラミックグリーンシートを所定の形状に成形したものを用意する。

【0024】さらに、応力緩和層10c用として、上記と同様のセラミックグリーンシートと、その表面にNiペーストを内部電極の厚みよりも薄く印刷して疑似電極を形成したセラミックグリーンシートとを各々5枚用意する。

【0025】さらに、素子部10b用として、上記と同様のセラミックグリーンシートの表面に、Niペーストを印刷して内部電極を形成した電極シートを201枚用意する。

【0026】そして、図1に示すように、下層側から、外層部用のセラミックグリーンシートを積層し、さらにその表面上に、応力緩和層用として疑似電極を印刷したセラミックグリーンシートと、印刷していない無地のグリーンシートとを交互に5枚ずつ積層する。さらにその表面上に、素子部用の電極シートを201枚積層する。さらに、上記と同様に、応力緩和層用のセラミックグリーンシート及び外層部用のセラミックグリーンシートを積層する。

【0027】そして、セラミックグリーンシートを積層した積層体を圧着し、各チップサイズに切断する。その後、切断したチップ積層体を還元条件下で焼成する。焼成終了後、常温まで降温し、セラミック焼結体10を得た。

【0028】セラミック焼結体10は、その厚み方向に沿って外層部10a、応力緩和層10c、素子部10b、応力緩和層10c及び外層部10aが一体的に積層形成されている。応力緩和層10c、10cは、素子部10bの最外層に形成された内部電極12a、12gの外側に、各々セラミック層16を介在して複数枚、本例では5枚形成されている。セラミック層16の厚さは、素子部10bの内部電極間のセラミック層13に比べ厚く、本例では2倍の厚みに形成されている。また、疑似

電極15は、複数の内部電極12a～12gの互いに重複する平面の形状と同じ平面形状に形成されている。また、その膜厚は、内部電極12a～12dの膜厚よりも薄く形成されている。

【0029】このように製造されたセラミック焼結体10では、最外層の内部電極12a、12gの表面あるいは端面近傍でのクラックの発生は見られなかった。これは、応力緩和層10cが、多数の内部電極が積層された素子部10bの相対的に大きな熱収縮動作と、相対的に厚いセラミック層14から構成される外層部10aの相対的に小さな熱収縮動作の中間的な熱収縮動作を行ったことにより、セラミック焼結体10の熱収縮量が素子部10bから外層部10aに向かって段階的に変化し、素子部10bと外層部10aの熱収縮量の差に起因する内部応力の集中が緩和されたことによるものである。

【0030】第2の実施例

図3は、本発明の第2の実施例による積層コンデンサのセラミック焼結体の断面構造図であり、図4はその平面構造である。なお、図4は、セラミック焼結体31の内部電極及び疑似電極の形状を模式的に示している。

【0031】第2の実施例による積層コンデンサ30のセラミック焼結体31は、第1の実施例に比べ、応力緩和層30c、30cの構造のみが相違し、素子部30b、外層部30aの構造については第1の実施例と同様である。従って、素子部30bの内部電極32a～32f、セラミック層33及び外層部30aのセラミック層34の構成は、各々第1実施例の素子部10bの内部電極12a～12g、セラミック層13及び外層部10aのセラミック層14の構成と同様であるため、ここでの説明は省略する。

【0032】応力緩和層30は、平面積の異なる5種類の疑似電極35a～35eと同じ大きさの2つの電極を一組として積層して構成されている。例えば、各疑似電極35a～35eは、一辺の長さが10%ずつ短くなるように形成されている。各疑似電極35a～35eの間にはセラミック層36が介在している。大きさの異なる複数の疑似電極35a～35eは、素子部30bの最外層の内部電極32a、32fから外層部30a、30aに向かってピラッド状に積層されている。このような応力緩和層30c、30cを設けたセラミック積層体を焼成、降温した場合においても、得られたセラミック焼結体31の最外層の内部電極32a、32fの表面近傍にはクラックの発生は見られなかった。

【0033】このようなピラッド状に配置された疑似電極35a～35eを有する応力緩和層30cは、各疑似電極35a～35eの端部の位置がセラミック焼結体31の中央部分に向かって異なるように構成されていることにより、応力集中が生じる箇所が分散され、この結果、最外層の内部電極32a、32fの端部近傍にのみ応力が集中するのを緩和することができたものである。

## 【0034】第3の実施例

図5は、第3の実施例による積層コンデンサ50のセラミック焼結体51の断面構造図であり、図6は、その平面構造図である。第3の実施例によるセラミック焼結体51は、第1の実施例に比べ、応力緩和層50c、50cの構成のみが相違しており、素子部50bの内部電極52a～52f、セラミック層53及び外層部50a、50aのセラミック層54、54の構成は第1の実施例における素子部10bの内部電極12a～12g、セラミック層13及び外層部10a、10aのセラミック層14、14の構成と同様であるため、ここでの説明は省略する。

【0035】応力緩和層50cは、耐還元性セラミックスを原料とするセラミックグリーンシートの表面に、Niペーストを印刷することにより格子状の疑似電極55を形成したセラミックグリーンシートを10枚積層して構成されている。

【0036】このような応力緩和層50c、50cを積層した積層体を焼成、降温して得られたセラミック焼結体51は、素子部50bの最外層に形成された内部電極52a、52fの表面近傍にクラックの発生は見られなかった。

【0037】応力緩和層50cは、内部電極52a～52fに平行な面内において疑似電極55が不連続に形成されている。このような不連続な疑似電極55を含む平面内では、素子部50bのように、連続的な内部電極52a～52fを含む層に比べ、水平方向への熱収縮動作が相対的に緩和される。このため、素子部50bから応力緩和層50c、外層部50aの順に熱収縮量が段階的に減少することにより、これに伴って水平方向への内部応力が分散され、素子部50bの最外層の内部電極52a、52f表面に応力集中が生じるのを緩和している。

【0038】なお、このような観点から、疑似電極55の形状は、図6に示すような格子状に限定されるものではなく、スリット状、ドット状、折れ線形状など任意の形状のものを適用することができる。また、積層枚数は、セラミック焼結体などの形状に応じて適宜設定することができる。

【0039】なお、上記第1～第3の実施例の応力緩和層に形成される疑似電極は、内部電極と同一材料のものが好ましいが、内部電極とセラミックとの間程度の熱膨張係数を有する材料であれば、他の材料を用いて形成し

てもよく、その積層枚数は適宜調整することができる。内部電極の材料もNiに限らず、PdやAg-Pd合金等を用いてもよい。

【0040】また、上記の第1～第3の実施例による応力緩和層の構成は、相互に組合せることが可能である。すなわち、応力緩和層の内部に、第1の実施例による厚みの薄い疑似電極層と、第2の実施例による平面積の減少した疑似電極と、第3の実施例による不連続形状の疑似電極とを適宜組合せる等してもよい。

## 【0041】

【発明の効果】以上のように、本発明による積層セラミック電子部品では、例えば熱収縮量の小さい外層部と相対的に熱収縮量の大きい素子部との間に応力緩和層を設けるように構成したことによって、熱膨張差に起因する内部応力による内部電極とセラミック層との界面近傍でのクラックや剥離を防止することが可能となり、信頼性の高い積層セラミック電子部品を得ることができる。

## 【図面の簡単な説明】

【図1】本発明の第1の実施例の積層コンデンサの断面構造図。

【図2】図1に示す積層コンデンサの切断線Y-Yに沿った方向からの側面断面構造図。

【図3】本発明の第2の実施例による積層コンデンサの断面構造図。

【図4】図3に示す積層コンデンサの平面構造図。

【図5】本発明の第3の実施例による積層コンデンサの断面構造図。

【図6】図5に示す積層コンデンサの平面構造図。

【図7】従来の積層コンデンサの断面構造図。

【図8】図7に示す積層コンデンサの焼結後の降温時ににおける熱収縮状態を示す説明図。

## 【符号の説明】

10, 30, 50…積層コンデンサ

11, 31, 51…セラミック焼結体

10a, 30a, 50a…外層部

10b, 30b, 50b…素子部

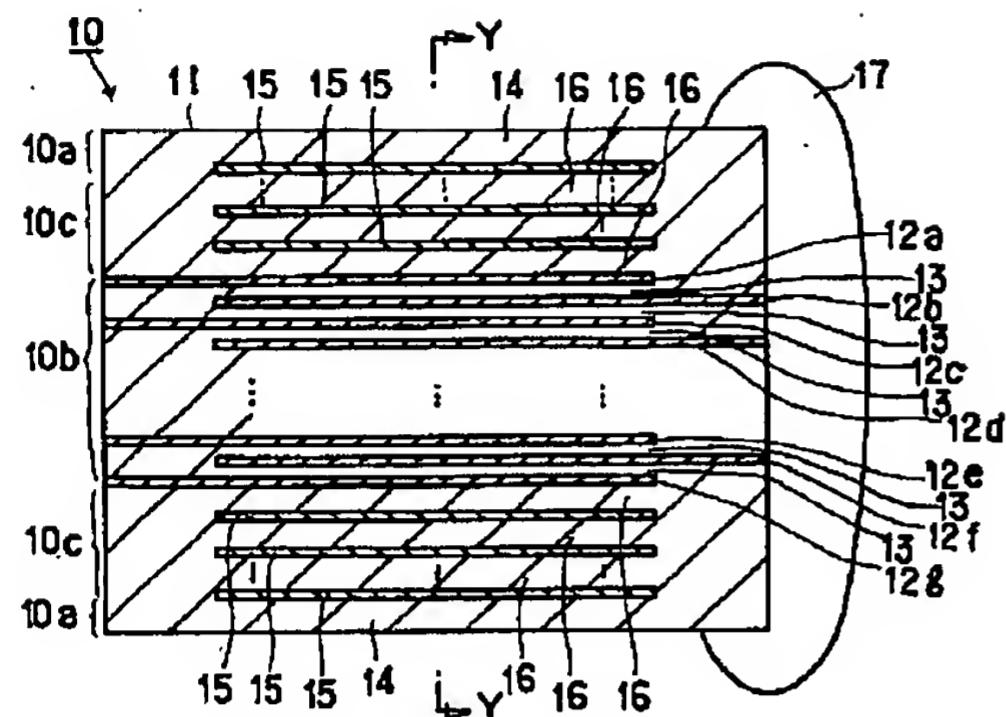
10c, 30c, 50c…応力緩和層

12a～12g, 32a～32f, 52a～52f…内部電極

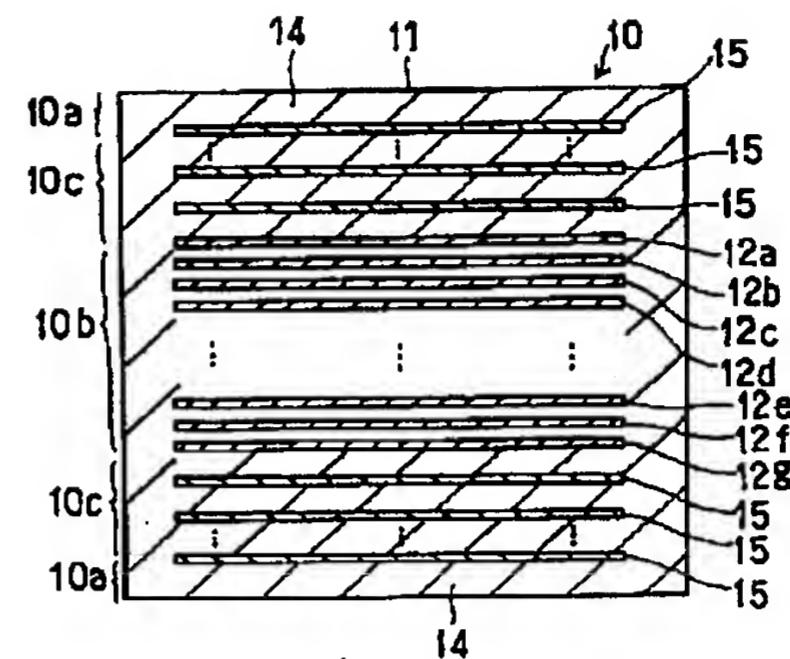
15～15, 35a～35e, 55…疑似電極

13, 16, 33, 36, 53, 56…セラミック層

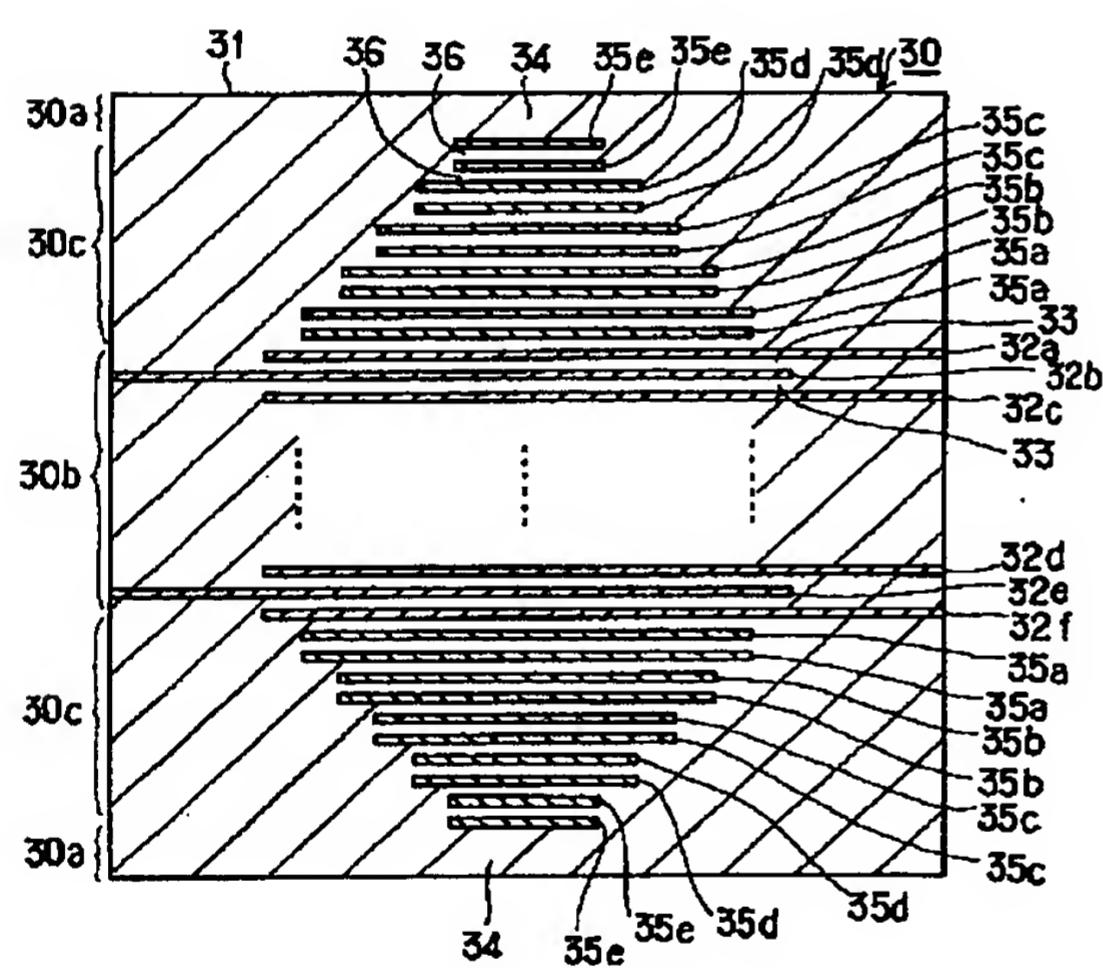
【図1】



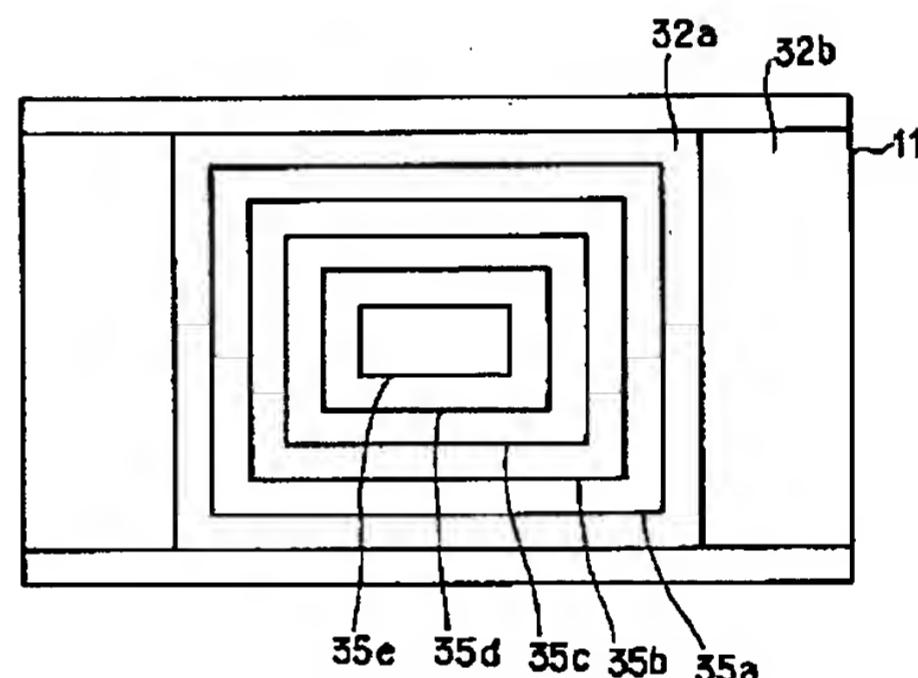
【図2】



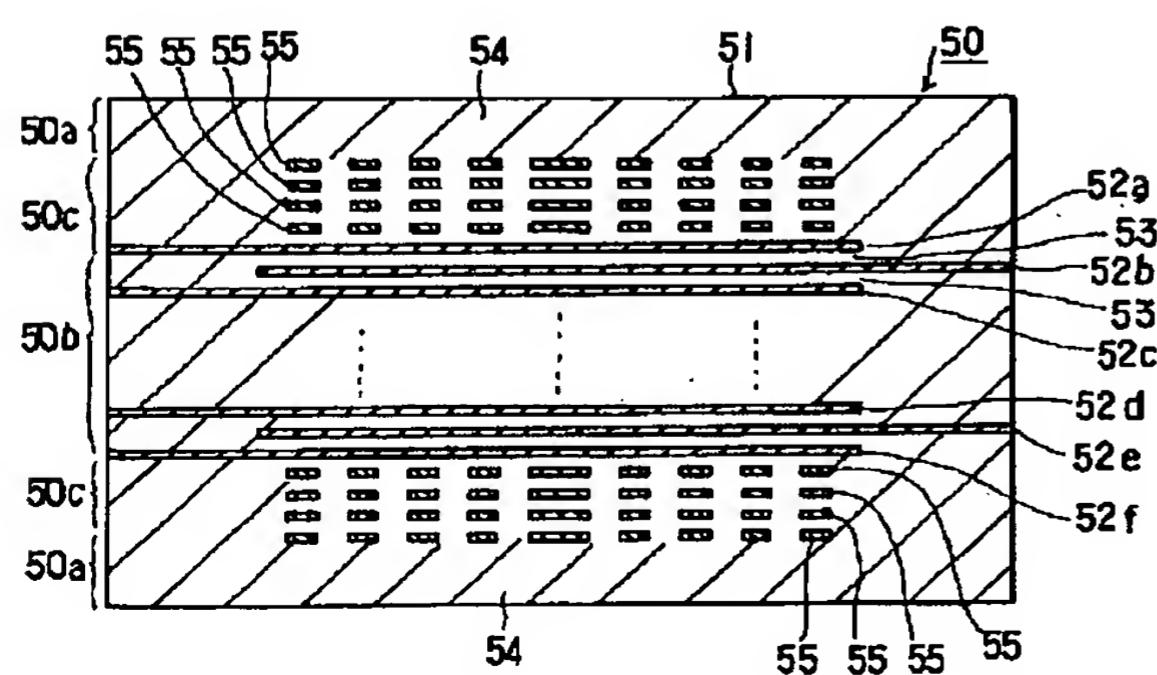
【図3】



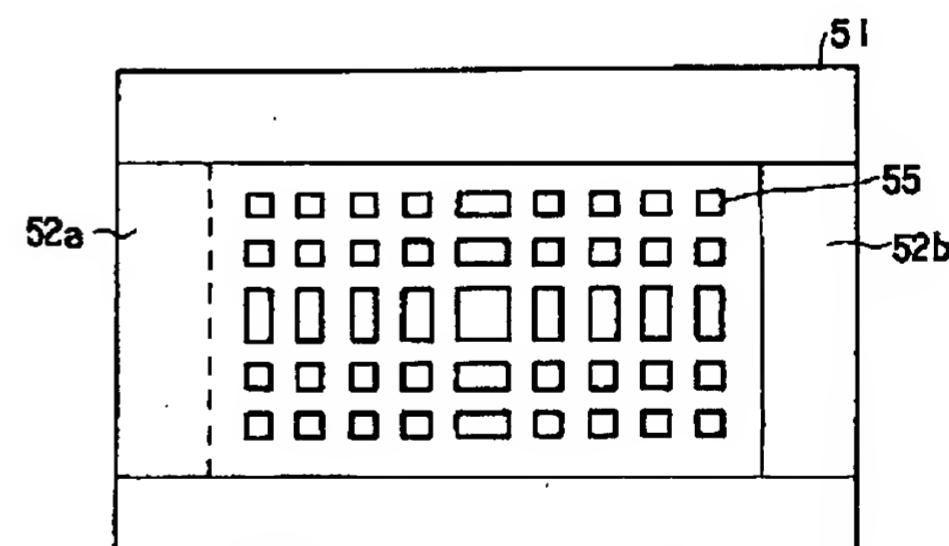
【図4】



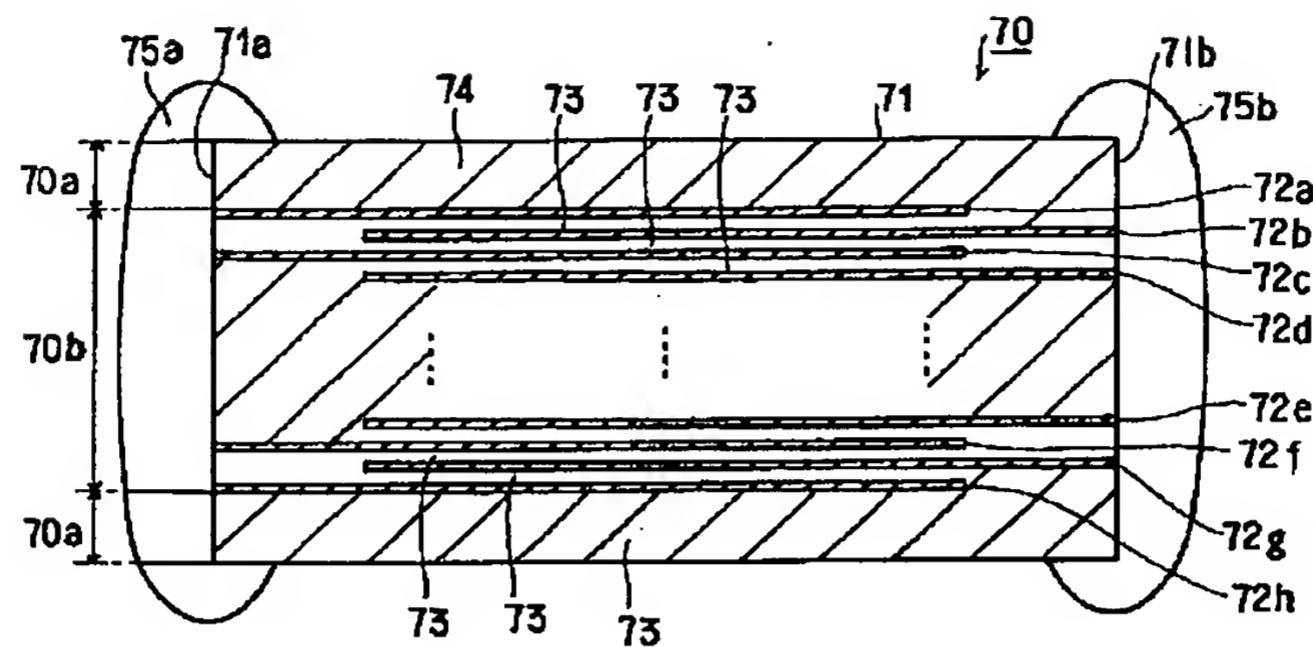
【図5】



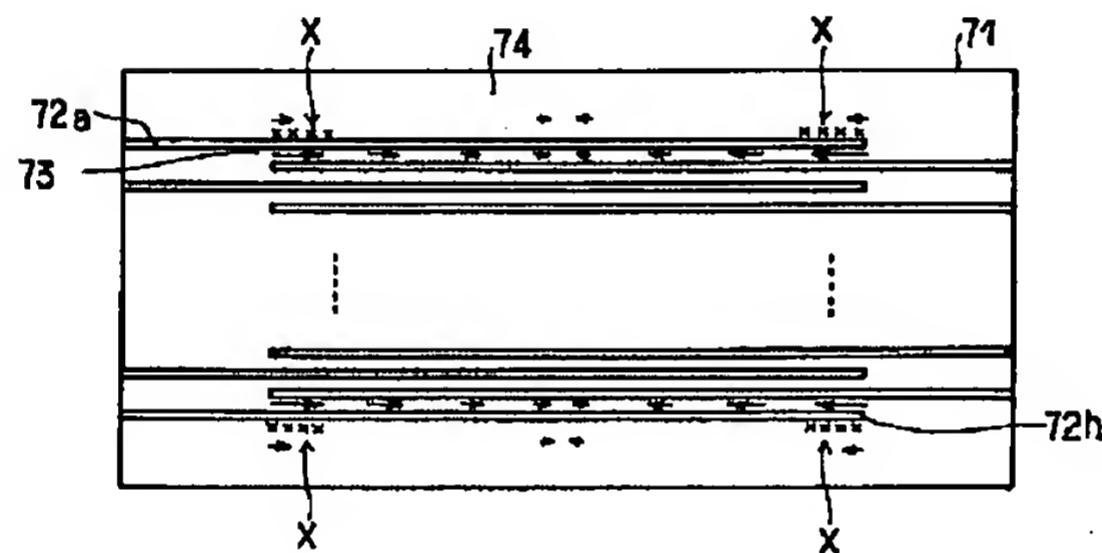
【図6】



【図7】



【図8】



# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-316086  
(43)Date of publication of application : 29.11.1996

(51)Int.Cl. H01G 4/12  
H01G 4/30

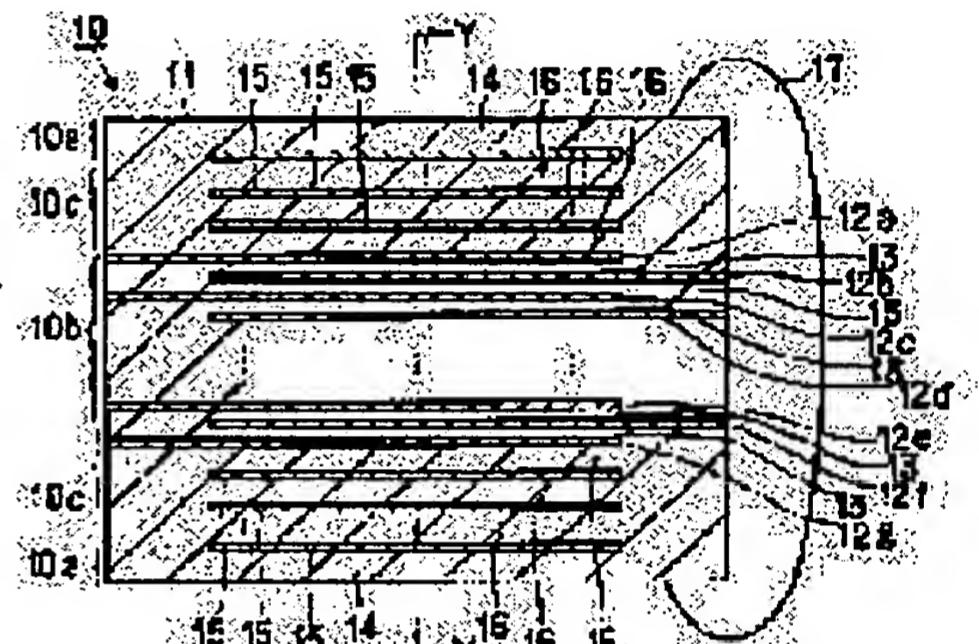
(21)Application number : 07-121775 (71)Applicant : MURATA MFG CO LTD  
(22)Date of filing : 19.05.1995 (72)Inventor : MITSUYA TAMOTSU  
MORI HARUHIKO

**(54) LAMINATED CERAMIC ELECTRONIC COMPONENT**

**(57)Abstract:**

**PURPOSE:** To provide a laminated ceramic electronic component characterized in that the crack of the internal electrode boundary by the internal stress caused by the thermal expansion difference between its ceramic layer and electrode layer.

**CONSTITUTION:** Internal electrodes 12a-12g are laminated in the interior of a sintered ceramic body 10 and dummy electrodes 15 made of the same material as that of the internal electrode are disposed with fixed spacings on the outside of the internal electrodes. The dummy electrodes 15 are formed on a stress relaxation layer 10c. The electrodes 12a-12g are formed on an element part 10b and outer layer part 10a is composed of a ceramic layer 14. The thermal shrinkage of the layer 10c is medial between those of the parts 10b and 10a. Therefore, the internal stress by the thermal shrinkage difference between the parts 10b and 10a is relaxed in the temp. falling process after sintering.



---

**LEGAL STATUS**

[Date of request for examination] 05.04.2000

[Date of sending the examiner's decision of rejection] 26.03.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Date of filing the  
[Patent number]]

[Date of registration]

[Date of registration] [Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998-2003 Japan Patent Office

(19) 日本国特許庁(JP)

# (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-316086

(43) 公開日 平成8年(1996)11月29日

(51) Int. C1. <sup>6</sup>	識別記号	府内整理番号	F I	技術表示箇所
H 01 G	4/12	3 4 6	H 01 G	4/12 3 4 6
4/30	3 0 1	7922-5 E	4/30	3 0 1 A

審査請求 未請求 請求項の数5 O L (全7頁)

(21) 出願番号 特願平7-121775

(22) 出願日 平成7年(1995)5月19日

(71) 出願人 000006231  
株式会社村田製作所  
京都府長岡市天神二丁目26番10号

(72) 発明者 三津谷 保  
京都府長岡市天神二丁目26番10号 株式  
会社村田製作所内

(72) 発明者 森 治彦  
京都府長岡市天神二丁目26番10号 株式  
会社村田製作所内

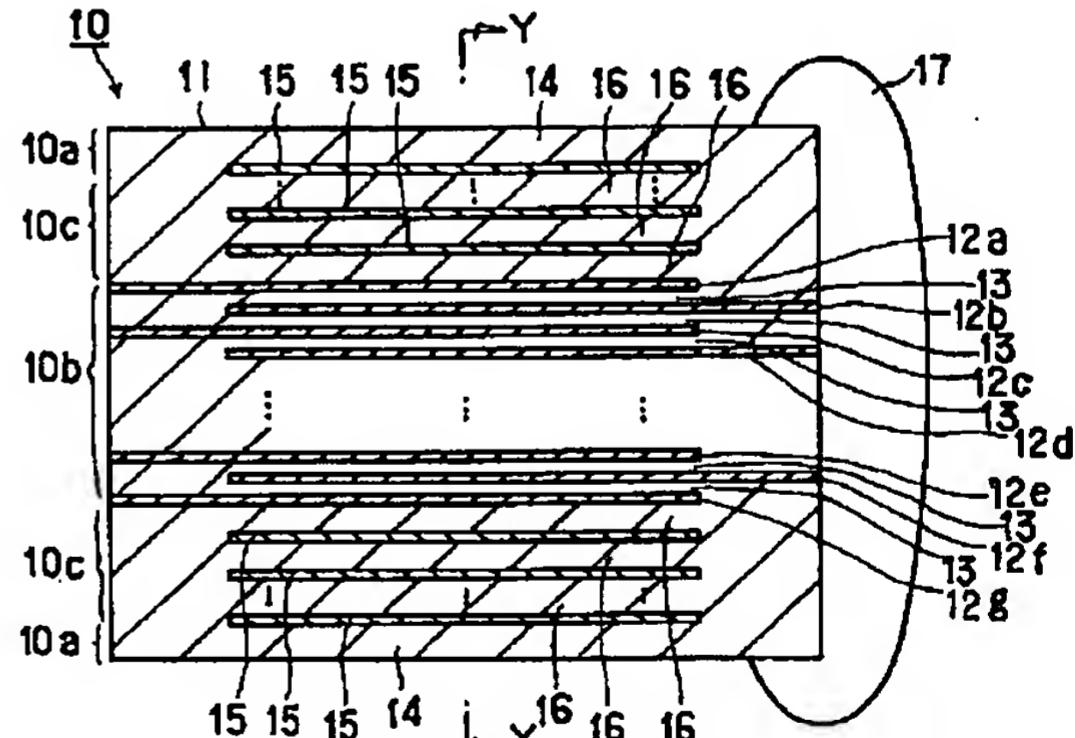
(74) 代理人 弁理士 宮▼崎▲ 主税 (外1名)

(54) 【発明の名称】積層セラミック電子部品

(57) 【要約】

【目的】 セラミック層と電極層との熱膨張差に起因する内部応力による内部電極層界面のクラックの発生を防止し得る積層セラミック電子部品を得る。

【構成】 セラミック焼結体10の内部に積層された内部電極12a～12gの外側に内部電極と同一材料の疑似電極15を一定の間隔で複数枚配置する。疑似電極15が形成された応力緩和層10cは、内部電極12a～12gが形成された素子部10bとセラミック層14からなる外層部10aの各々の 熱収縮量の中間程度の熱収縮量となる。このため、焼結後の降温過程における素子部10bと外層部10aとの間の熱収縮量の差に基づく内部応力を緩和する。



## 【特許請求の範囲】

【請求項1】 セラミック焼結体を有する積層セラミック電子部品であつて、前記セラミック焼結体には、厚み方向に沿つて順に、外層部、素子部、外層部が構成されており、前記素子部は、所定の厚みのセラミック層を介して前記セラミック焼結体の厚み方向に積層された複数の内部電極を有しており、さらに、熱膨張差に起因する内部応力を緩和するためには、前記素子部と少なくとも一方の前記外層部との間ににおいて焼結体の外表面に露出されないように形成された、少なくとも1つの疑似電極を有する応力緩和層を備えたことを特徴とする、積層セラミック電子部品。

【請求項2】 前記応力緩和層が、複数の前記内部電極の内、前記セラミック焼結体の厚み方向の最も外側に配置された内部電極のさらに外側に、複数の前記内部電極間の間隔よりも大きい間隔をもつて形成された疑似電極を備えることを特徴とする、請求項1に記載の積層セラミック電子部品。

【請求項3】 前記応力緩和層の前記疑似電極が、前記内部電極の厚みよりも薄く形成されていることを特徴とする、請求項1に記載の積層セラミック電子部品。

【請求項4】 前記応力緩和層は、平面積の異なる複数の前記疑似電極を有しており、複数の前記疑似電極は、前記素子部側から前記外層側へ向かって、順に平面積が減少するように所定の距離をもつて配置されていることを特徴とする、請求項1に記載の積層セラミック電子部品。

【請求項5】 前記セラミック焼結体の厚み方向の最も外側に配置された前記内部電極から外方に向かって所定の距離を隔てられており、かつ前記内部電極に平行な面内に、複数の前記内部電極同士が重複する平面形状と異なる平面形状を有するように少なくとも1つの前記疑似電極が形成されていることを特徴とする、請求項1に記載の積層セラミック電子部品。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、積層セラミック電子部品に関し、特に、セラミック層と電極層の熱膨張差に起因する内部応力を緩和させた積層セラミック電子部品に関する。

## 【0002】

【従来の技術】 従来の積層セラミック電子部品の一種として、積層コンデンサの構造を図7を参照して説明する。

【0003】 積層コンデンサ70は、チタン酸バリウムなどの誘電体セラミックスよりなるセラミック焼結体71を用いて形成されている。セラミック焼結体71内には、セラミック層を介して重なり合うように複数の内部電極72a～72hが形成されている。セラミック焼結

体71の一方端面71aには、内部電極72a, 72c, 72f, 72hに電気的に接続されるように外部電極75aが形成され、他方の端面71bには、内部電極72b, 72d, 72e, 72gに電気的に接続されるように、外部電極75bが形成されている。内部電極72a～72hは、通常、Ni、PdまたはAg-Pd合金などの金属材料から構成される。そして、内部電極72a～72hと、各内部電極間に介在するセラミック層73とによって容量取出部を構成している。

【0004】 上記のような積層コンデンサ70において、便宜上、容量取出部を素子部70bと称し、素子部70bの上下方向に積層されたセラミック層74, 74を外層部70a, 70aと称する。

【0005】 積層コンデンサ70の製造に際しては、外層部70aを構成するための複数枚のセラミックグリーンシートと、導電ペーストを内部電極パターンに印刷して形成された複数枚の素子部構成用セラミックグリーンシートとを積層、圧着し、焼成してセラミック焼結体71を形成し、さらにセラミック焼結体71の両端面に外部電極75a, 75bを形成する。

## 【0006】

【発明が解決しようとする課題】 上記のように、セラミック焼結体71は、セラミックグリーンシートの積層体を焼成して形成されている。

【0007】 このセラミック焼結体71の焼成工程では、セラミック層と内部電極との熱膨張係数の差に起因する内部応力の発生が問題となる。すなわち、チタン酸バリウムなどを主成分とするセラミック層の熱膨張係数は、金属を主成分とする内部電極72a～72hの熱膨張係数に比べて小さい。従って、図8に模式的に示すように、焼成後の降温過程において、外層部70aのセラミック層74の収縮量は、素子部70bの内部電極72a～72hの収縮量に比べて少なくなる。このため、特に、最外層に位置する内部電極72a, 72hと外層部のセラミック層74, 74との界面に沿つて剪断応力が集中し、図中Xで示す最外層の内部電極72a, 72hの端部に剥離やクラックが発生することがあった。このような傾向は、高容量化を目指して内部電極間のセラミック層73が薄くなり、内部電極の総厚みが相対的に大きくなるに連れて顕著となり、重大な問題となってきた。

【0008】 本発明の目的は、セラミック材料と電極材料の熱膨張差に起因して生じる内部応力によって内部電極とセラミック層の界面にクラックなどが生じることのない積層セラミック電子部品を提供することである。

## 【0009】

【課題を解決するための手段】 本発明による積層セラミック電子部品は、セラミック焼結体を有している。このセラミック焼結体には、厚み方向に沿つて順に外層部、素子部、外層部が構成されている。素子部は、セラミック